

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02302987 A**

(43) Date of publication of application: **14.12.90**

(51) Int. Cl

G11C 11/401

(21) Application number: **01121438**

(71) Applicant: **SONY CORP**

(22) Date of filing: **17.05.89**

(72) Inventor: **WATANABE MAKOTO**

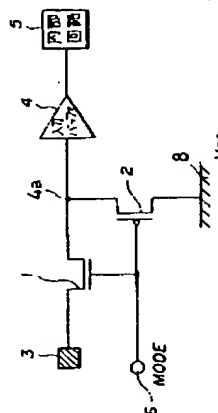
(54) **SEMICONDUCTOR DEVICE**

(57) Abstract:

PURPOSE: To prevent an input terminal from going into a floating condition by providing switches controlled with a mode switching signal between the input terminal and an input buffer and between a constant potential and the input part of the input buffer.

CONSTITUTION: A first switch means 1 to be provided between a prescribed input terminal 3 and an input part 4a of an input buffer and to be controlled with the mode switching signal and a second switch means 2 to be provided between the constant potential and the input part 4a of the input buffer and to be controlled with the mode switching signal are provided. When the input terminal 3 is made into non-use, the first switch means 1 is turned off, and simultaneously, the second switch 2 is turned on. Consequently, the input part 4a of the input buffer 4 is electrically cut off from the input terminal 3, and made into the constant potential. Thus, the input terminal can be prevented from going into the floating condition.

COPYRIGHT: (C)1990,JPO&Japio



④

参考技術

不変半導体回路のフローティングモード
フローティングモード

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-302987

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)12月14日

G 11 C 11/401

8323-5B

G 11 C 11/34

3 7 1 K

審査請求 未請求 請求項の数 1 (全9頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 平1-121438

⑰ 出 願 平1(1989)5月17日

⑱ 発 明 者 渡 邊 誠 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号
⑳ 代 理 人 弁理士 小 池 晃 外2名

明細書

1. 発明の名称

半導体装置

2. 特許請求の範囲

入力端子と内部回路の間にその入力端子からの信号が供給される入力バッファを有し、所定の入力端子を不使用にさせるモード切替え信号が供給される半導体装置において、

上記所定の入力端子と上記入力バッファの入力部の間に設けられ上記モード切替え信号により制御される第一のスイッチ手段と、

定電位と上記入力バッファの入力部の間に設けられ上記モード切替え信号により制御される第二のスイッチ手段を設け、

当該入力端子が不使用にされるモードの時、上記第一のスイッチ手段をオフにさせるとともに上記第二のスイッチ手段をオンにさせることを特徴とする半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、入力端子と内部回路の間にその入力端子からの信号が供給される入力バッファを有し、所定の入力端子がモード切替え信号により不使用とされる半導体装置に関する。

(発明の概要)

本発明は、入力端子と内部回路の間に設けられた入力バッファを有し、モード切替え信号により不使用となる入力端子を有する半導体装置において、入力端子と入力バッファの入力部の間に設けられる第一のスイッチ手段と、定電位と上記入力バッファの入力部の間に設けられる第二のスイッチ手段を設け、モード切替え信号により入力バッファの入力部を入力端子と切り離して定電位に接続するように各スイッチ手段を制御することにより、入力バッファの入力部がフローティング状態になるのを防止したものである。

〔従来の技術〕

一般に、半導体装置は、信号の入力が入力端子により行われており、その入力端子は入力バッファを介して各種の信号処理を行う内部回路に接続される。このような半導体装置の中には、動作モードによって不使用となる入力端子を有するものがある。例えばビデオメモリにおいては、特殊な使用のためにリカーシブモードとノンリカーシブモードのようなモード切替えが可能なものがあり、このようなビデオメモリではリカーシブモード時にノンリカーシブモード用のHクリアやインクリメント等の入力端子は不使用とされる。

第6図は不使用とされる入力端子を有する従来の半導体装置の入力バッファ部分の回路構成を示したものである。第6図に示すように、入力端子101は入力バッファ102に接続される。この入力バッファ102はpMOSトランジスタQ101及びnMOSトランジスタQ102により構成される。入力端子101から供給される信号は入力バッファ102に入力され、この入力バッ

3

112の出力が内部回路115に供給される。入力バッファ112のpMOSトランジスタQ111のソースは電源線113に接続されており、nMOSトランジスタQ112のソースは接地線114に接続される。また、高抵抗素子116の他端は接地線114に接続されている。このため、モードの切替えによって入力端子111が不使用とされる場合、高抵抗素子116を介して入力端子111の電位は最終的に接地電位と等しくなる。したがって、入力端子111がフローティング状態になるのを防止できる。

〔発明が解決しようとする課題〕

第7図の回路構成の半導体装置は、高抵抗素子116を設けることにより、モードの切替えによって入力端子111が不使用とされる時、入力バッファの入力部がフローティング状態にされることを防ぐことができる。しかし、この回路では不使用とされる入力端子をユーザーが誤って電源電圧等に接続した場合、図中矢印で示すように、そ

う102の出力が内部回路105に供給される。入力バッファ102のpMOSトランジスタQ101のソースは電源線103に接続され、nMOSトランジスタQ102のソースは接地線104に接続される。

このような第6図の回路構成の半導体装置では、モードの切り替えによって入力端子101が不使用にされた場合、入力端子101がフローティング状態になり、電源線103からpMOSトランジスタQ101、nMOSトランジスタQ102を通って接地線104へ不要な貫通電流が流れる。

そこで、入力端子がフローティング状態になることを防止した技術として、第7図のような半導体装置がある。第7図に示すように、入力端子111は入力バッファ112に接続されると共に高抵抗素子116の一端に接続される。この入力バッファ112はpMOSトランジスタQ111及びnMOSトランジスタQ112により構成されており、入力端子111から供給される信号は入力バッファ112に入力され、この入力バッファ

4

の電源電圧から入力端子111を通り高抵抗素子116を介して接地電圧114へ不要な電流が流れるという問題がある。

そこで、本発明は上述の技術的な課題に鑑み、設計上の自由度を増加させ、所定の入力端子がフローティング状態になるのを防止することを目的とする。

〔課題を解決するための手段〕

本発明は、上述の目的を達成するために提案されたものであって、入力端子と内部回路の間にその入力端子からの信号が供給される入力バッファを有し、所定の入力端子を不使用にさせるモード切替え信号が供給される半導体装置において、上記所定の入力端子と上記入力バッファの入力部の間に設けられ上記モード切替え信号により制御される第一のスイッチ手段と、定電位と上記入力バッファの入力部の間に設けられ上記モード切替え信号により制御される第二のスイッチ手段を設け、当該入力端子が不使用にされる時、上記第一のス

スイッチ手段をオフにさせると共に上記第二のスイッチ手段をオンにさせることを特徴としている。

ここで、第一及び第二のスイッチ手段としては、 n MOSトランジスタ、 p MOSトランジスタ及びCMOSスイッチ等がそれぞれ使用可能となる。上記第二のスイッチ手段と接続すると記定電位としては、電源電圧、接地電圧等の所定の電位であればよい。

〔作用〕

前述の第一及び第二スイッチ手段を設け、所定の入力端子を不使用にさせるモードの時、第一のスイッチ手段をオフにすると共に第二のスイッチ手段をオンにする。これにより、入力バッファの入力部は入力端子と電気的に切り離され、定電位にされる。従って、入力端子がフローティング状態にされるのを防ぐことができる。

〔実施例〕

本発明の好適な実施例を図面を参照しながら説

7

明する。
図7は、本実施例の半導体装置の回路構成を示しており、動作モードによって不使用となる入力端子3は n MOSトランジスタ1のソース・ドレインの一方に接続される。 n MOSトランジスタ1のソース・ドレインの他方は入力バッファ4の入力部4aに接続される。また、 n MOSトランジスタ1のゲートはモード切替え端子6と接続され、 n MOSトランジスタ1はモード切替え端子6から送られるモード信号によりオン、オフと動作する第一のスイッチ手段として機能する。

また、モード切替え端子6は p MOSトランジスタ2のゲートに接続される。この p MOSトランジスタ2のソースは入力バッファ4の入力部4aに接続され、この p MOSトランジスタ2のドレインは接地線8に接続される。 p MOSトランジスタ2はモード切替え端子6から送られるモード信号によりオン、オフと動作する第二のスイッチ手段として機能する。

まず、入力端子3が不使用状態とならず使用状態となる場合については、モード切替え端子6のモード信号が高レベルとされる。すると、 n MOSトランジスタ1はオンとなり、 p MOSトランジスタ2はオフとなる。従って、入力端子3は n MOSトランジスタ1を介して入力バッファ4の入力部4aに接続され、入力端子3からの信号が入力バッファ4の入力部4aに供給される。

次に、入力端子3が不使用状態になる場合については、モード切替え端子6のモード信号が低レベルにされる。すると、 n MOSトランジスタ1はオフとなり、入力バッファ4の入力部4aは入力端子3から電気的に切り離される。一方、第二のスイッチ手段である p MOSトランジスタ2はオンとなり、入力バッファ4の入力部4aの電圧は接地電圧側へ降圧される。このため、入力バッファ4の入力部4aのフローティング状態が防止される。さらに、フローティング状態が防止されるので不要の電流が流れることはなく、消費電力を無駄に使用することがない。

明する。

第一の実施例

本実施例の半導体装置は、モード切替え信号により不使用にされる入力端子と入力バッファと内部回路を有しており、モード切替え信号により制御される第一及び第二のスイッチ手段によって、入力バッファの入力部がフローティング状態とされることを防止できる構造を有している。

第1図は、本実施例の半導体装置の回路構成を示しており、動作モードによって不使用となる入力端子3は n MOSトランジスタ1のソース・ドレインの一方に接続される。 n MOSトランジスタ1のソース・ドレインの他方は入力バッファ4の入力部4aに接続される。また、 n MOSトランジスタ1のゲートはモード切替え端子6と接続され、 n MOSトランジスタ1はモード切替え端子6から送られるモード信号によりオン、オフと動作する第一のスイッチ手段として機能する。

また、モード切替え端子6は p MOSトランジスタ2のゲートに接続される。この p MOSトラ

8

次に、入力端子3が不使用状態になる場合については、モード切替え端子6のモード信号が低レベルにされる。すると、 n MOSトランジスタ1はオフとなり、入力バッファ4の入力部4aは入力端子3から電気的に切り離される。一方、第二のスイッチ手段である p MOSトランジスタ2はオンとなり、入力バッファ4の入力部4aの電圧は接地電圧側へ降圧される。このため、入力バッファ4の入力部4aのフローティング状態が防止される。さらに、フローティング状態が防止されるので不要の電流が流れることはなく、消費電力を無駄に使用することがない。

ここで、第一のスイッチ手段及び第二のスイッチ手段の動作について詳しく説明する。

以上のように、第1図の構成を有する半導体装置では、モード切替え端子6から送られるモード信号に応じて各スイッチ手段の切替えを行うため入力バッファ4の入力部4aがフローティング状態になることが防止される。さらに、不要な電流が流れることが防止されるので、消費電力が削減できる。

第二の実施例

本実施例は、第一の実施例の変形例であって、第一のスイッチ手段をCMOSスイッチとした例である。

第2図は、本実施例の半導体装置の回路構成を示しており、動作モードによって不使用となる入力端子13はCMOSスイッチに接続される。このCMOSスイッチはpMOSトランジスタ10とnMOSトランジスタ11より構成される。各MOSトランジスタ10、11のソース・ドレインの一方は入力端子13に接続され、各MOSトランジスタ10、11のソース・ドレインの他方は入力バッファ14の入力部14aに接続される。

11

れる。

また、上記モード切替え端子16より各トランジスタ10、11及び12のゲートに供給されるモード信号は、そのレベルに応じて内部回路15の動作モードを決める信号であり、例えば、高レベルの時に入力端子13が使用状態とされ、低レベルの時に入力端子13が不使用状態にされる。

ここで、第一のスイッチ手段及び第二のスイッチ手段の動作について詳しく説明する。

まず、入力端子13が不使用状態とならず、使用状態となる場合については、モード切替え端子16のモード信号が高レベルとされる。すると、pMOSトランジスタ10にはインバータ17によって反転されて低レベルになったモード信号が供給され、pMOSトランジスタ10はオンとなる。一方、nMOSトランジスタ11には高レベルのモード信号が供給されてオンになる。従って、第一のスイッチ手段はオンになる。また、第二のスイッチ手段のpMOSトランジスタ12はオフとなる。そこで、入力端子13はCMOSスイッ

13

また、このCMOSスイッチのpMOSトランジスタ10のゲートはインバータ17を介してモード切替え端子16と接続され、nMOSトランジスタ11のゲートはモード切替え端子16と接続される。このCMOSスイッチはモード切替え端子16から送られるモード信号によりオン、オフと動作する第一のスイッチ手段として機能する。

また、モード切替え端子16はpMOSトランジスタ12のゲートに接続される。このpMOSトランジスタ12のソースは入力バッファ14の入力部14aに接続され、このpMOSトランジスタ12のドレインは接地線18に接続される。pMOSトランジスタ12はモード切替え端子16から送られるモード信号によりオン、オフと動作する第二のスイッチ手段として機能する。

pMOSトランジスタ12のソースと、pMOSトランジスタ10、nMOSトランジスタ11のソース・ドレインの他方が接続した入力部14aを有する入力バッファ14は、その出力部が所要の信号処理を行うための内部回路15に接続さ

12

すを介して入力バッファ14の入力部14aに接続され、入力端子13からの信号が入力バッファ14の入力部14aに供給される。

次に、入力端子13が不使用状態となる場合については、モード切替え端子16のモード信号が低レベルにされる。すると、pMOSトランジスタ10にはインバータ17によって反転されて高レベルになったモード信号が供給され、pMOSトランジスタ10はオフとなる。一方、nMOSトランジスタ11には低レベルのモード信号が供給されてオフになる。従って、第一のスイッチ手段はオフになり、入力バッファ14の入力部14aは入力端子13から電気的に切り離される。また、第二のスイッチ手段のpMOSトランジスタ12はオンになり、入力バッファ14の入力部14aの電圧は接地電圧側へ降圧される。このため、入力バッファ14の入力部14aのフローティング状態が防止される。さらに、フローティング状態が防止されるので、不要の電流が流れることはなく、消費電力を無駄に使用することがない。

14

以上のように、第2図の構成を有する半導体装置では、モード切替端子16から送られるモード信号に応じて各スイッチ手段の切替えを行うため、入力バッファ14の入力部14aがフローティング状態になることが防止される。さらに、不要な電流が流れることが防止されるので、消費電力が削減できる。

第三の実施例

本実施例は、第一の実施例の変形例であって、第一のスイッチ手段をpMOSスイッチとし、第二のスイッチ手段をnMOSスイッチとした例である。

第3図は、本実施例の半導体装置の回路構成を示しており、動作モードによって不使用となる入力端子23はpMOSトランジスタ21のソース・ドレインの一方に接続される。pMOSトランジスタ21のソース・ドレインの他方は入力バッファ24の入力部24aに接続される。また、pMOSトランジスタ21のゲートはインバータ27を介してモード切替端子26と接続され、p

15

応じて内部回路25の動作モードを決める信号であり、例えば、高レベルの時に入力端子23が使用状態とされ低レベルの時に入力端子23が不使用状態にされる。

ここで、第一のスイッチ手段及び第二のスイッチ手段の動作について詳しく説明する。

まず、入力端子23が不使用状態とならず使用状態となる場合については、モード切替端子26のモード信号が高レベルとされる。すると、pMOSトランジスタ21はオンとなり、nMOSトランジスタ22はオフとなる。従って、入力端子23はpMOSトランジスタ21を介して入力バッファ24の入力部24aに接続され、入力端子23からの信号が入力バッファ24の入力部24aに供給される。

次に、入力端子23が不使用状態になる場合では、モード切替端子26のモード信号が低レベルにされる。すると、pMOSトランジスタ21はオフとなり、入力バッファ24の入力部24aは入力端子23から電気的に切り離される。一方、

MOSトランジスタ21はモード切替端子26から送られるモード信号によりオン、オフと動作する第一のスイッチ手段として機能する。

また、モード切替端子26はインバータ27を介してnMOSトランジスタ22のゲートに接続される。このnMOSトランジスタ22のドレインは入力バッファ24の入力部24aに接続され、このnMOSトランジスタ22のソースは接地線28に接続される。nMOSトランジスタ22はモード切替端子26から送られるモード信号によりオン、オフと動作する第二のスイッチ手段として機能する。

nMOSトランジスタ22のドレインとpMOSトランジスタ21のソース・ドレインの他方が接続した入力部24aを有する入力バッファ24は、その出力部が所要の信号処理を行うための内部回路25に接続される。

また、上記モード切替端子26よりpMOSトランジスタ21とnMOSトランジスタ22のゲートに供給されるモード信号は、そのレベルに

16

第二のスイッチ手段であるnMOSトランジスタ22はオンとなり、入力バッファ24の入力部24aの電圧は接地電圧と等しくなる。このため、入力バッファ24の入力部24aのフローティング状態が防止される。さらに、フローティング状態が防止されるので、不要な電流が流れることはなく、消費電力を無駄に使用することがない。

以上のように、第3図の構成を有する半導体装置では、モード切替端子26から送られるモード信号に応じてpMOSトランジスタ21とnMOSトランジスタ22の切替えを行うため入力バッファ24の入力部24aがフローティング状態になることが防止される。さらに、不要な電流が流れることが防止されるので、消費電力が削減できる。

第四の実施例

本実施例は、第一の実施例の変形例であって、第二のスイッチ手段が電源線に接続される例である。

第4図は、本実施例の半導体装置の回路構成を

示しており、動作モードによって不使用となる入力端子33はnMOSトランジスタ31のソース・ドレインの一方に接続される。nMOSトランジスタ31のソース・ドレインの他方は入力バッファ34の入力部34aに接続される。また、nMOSトランジスタ31のゲートはモード切替端子36と接続され、nMOSトランジスタ31はモード切替端子36から送られるモード信号によりオン、オフと動作する第一のスイッチ手段として機能する。

また、モード切替端子36はpMOSトランジスタ32のゲートに接続される。このpMOSトランジスタ32のドレインは入力バッファ34の入力部34aに接続され、このpMOSトランジスタ32のソースは電源線39に接続される。pMOSトランジスタ32はモード切替端子36から送られるモード信号によりオン、オフと動作する第二のスイッチ手段として機能する。

pMOSトランジスタ32のドレインとnMOSトランジスタ31のソース・ドレインの他方が

19

4aに供給される。

次に、入力端子33が不使用状態になる場合については、モード切替端子36のモード信号が低レベルにされる。すると、nMOSトランジスタ31はオフとなり、入力バッファ34の入力部34aは入力端子33から電気的に切り離される。一方、第二のスイッチ手段であるpMOSトランジスタ32はオンとなり、入力バッファ34の入力部34aの電圧は電源電圧と等しくなる。このため、入力バッファ34の入力部34aは一定の電圧が印加され、フローティング状態が防止される。さらに、フローティング状態が防止されるので不要の電流が流れることはなく、消費電力を無駄に使用することがない。

以上のように、第4図の構成を有する半導体装置では、モード切替端子36から送られるモード信号に応じて各スイッチ手段の切替えを行うため入力バッファ34の入力部34aがフローティング状態になることが防止される。さらに、不要な電流が流れることが防止されるので、消費電力

接続した入力部34aを有する入力バッファ34は、その出力部が所要の信号処理を行うための内部回路35に接続される。

また、上記モード切替端子36よりnMOSトランジスタ31とpMOSトランジスタ32のゲートに供給されるモード信号は、そのレベルに応じて内部回路35の動作モードを決める信号であり、例えば、高レベルの時に入力端子33が使用状態とされ、低レベルの時に入力端子33が不使用状態にされる。

ここで、第一のスイッチ手段及び第二のスイッチ手段の動作について詳しく説明する。

まず、入力端子33が不使用状態とならず使用状態となる場合については、モード切替端子36のモード信号が高レベルとされる。すると、nMOSトランジスタ31はオンとなり、pMOSトランジスタ32はオフとなる。従って、入力端子33はnMOSトランジスタ31を介して入力バッファ34の入力部34aに接続され、入力端子33からの信号が入力バッファ34の入力部3

20

が削減できる。

第五の実施例

本実施例は、第四の実施例の変形例であって、第一のスイッチ手段をpMOSトランジスタとし、第二のスイッチ手段をCMOSスイッチとした例である。

第5図は、本実施例の半導体装置の回路構成を示しており、動作モードによって不使用となる入力端子43はpMOSトランジスタ41のソース・ドレインの一方に接続される。pMOSトランジスタ41のソース・ドレインの他方は入力バッファ44の入力部44aに接続される。また、pMOSトランジスタ41のゲートはモード切替端子46と接続され、pMOSトランジスタ41はモード切替端子46から送られるモード信号によりオン、オフと動作する第一のスイッチ手段として機能する。

また、モード切替端子46はCMOSスイッチに接続される。このCMOSスイッチはnMOSトランジスタ40とpMOSトランジスタ42

より構成される。nMOSトランジスタ40のソース及びpMOSトランジスタ42のドレインは入力バッファ44の入力部44aに接続され、nMOSトランジスタ40のドレイン及びpMOSトランジスタ42のソースは電源線49に接続される。CMOSスイッチはモード切替え端子46から送られるモード信号によりオン、オフと動作する第二のスイッチ手段として機能する。

nMOSトランジスタ40のソースとpMOSトランジスタ42のドレイン及びpMOSトランジスタ41のソース・ドレインの他方が接続した入力部44aを有する入力バッファ44は、その出力部が所要の信号処理を行うための内部回路35に接続される。

また、上記モード切替え端子46より各MOSトランジスタ40、41及び42のゲートに供給されるモード信号は、そのレベルに応じて内部回路45の動作モードを決める信号であり、例えば、低レベルの時に入力端子43が使用状態とされ、高レベルの時に入力端子43が不使用状態にされ

る。

ここで、第一のスイッチ手段及び第二のスイッチ手段の動作について詳しく説明する。

まず、入力端子43が不使用状態とならず使用状態となる場合については、モード切替え端子46のモード信号が低レベルとされる。すると、第一のスイッチ手段のpMOSトランジスタ41はオンとなる。また、nMOSトランジスタ40は高レベルのモード信号が供給されてオフとなる。一方、pMOSトランジスタ42にはインバータ47によって反転されて低レベルになったモード信号が供給され、pMOSトランジスタ42はオフとなる。従って、第二のスイッチ手段はオフになる。そこで、入力端子43はpMOSトランジスタ41を介して入力バッファ44の入力部44aに接続され、入力端子43からの信号が入力バッファ44の入力部44aに供給される。

次に、入力端子43が不使用状態となる場合については、モード切替え端子46のモード信号が高レベルにされる。すると、第一のスイッチ手段

2 3

のpMOSトランジスタ41はオフとなり、入力バッファ44の入力部44aは入力端子43から電気的に切り離される。また、nMOSトランジスタ40は低レベルのモード信号が供給されてオンとなる。一方、pMOSトランジスタ42にはインバータ47によって反転されて高レベルになったモード信号が供給され、pMOSトランジスタ42はオンとなる。従って、第二のスイッチ手段はオンになり、入力バッファ44の入力部44aの電圧は電源電圧と等しくなる。このため、入力バッファ44の入力部44aは一定の電圧が印加され、フローティング状態が防止される。さらに、入力バッファ44の入力部44aのフローティング状態が防止されるので、不要の電流が流れることはなく、消費電力を無駄に使用することがない。

以上のように、第5図の構成を有する半導体装置では、モード切替え端子46から送られるモード信号に応じて各スイッチ手段の切替えを行うため入力バッファ44の入力部44aがフローティ

2 4

ング状態になることが防止される。さらに、不要な電流が流れることが防止されるので、消費電力が削減できる。

また、本発明は上述の実施例に限定されず、その要旨を逸脱しない範囲での種々の変更が可能である。

〔発明の効果〕

本発明の半導体装置は、上述のように、モード切替え信号により制御されるスイッチを入力端子と入力バッファの入力部の間及び定電位と入力バッファの入力部の間に設けることにより、所定の入力端子が不使用とされる時に、入力バッファの入力部がフローティング状態になることを防止する。さらに、不要な電流が流れないので、消費電力を削減することが可能となる。

4. 図面の簡単な説明

第1図は本発明の第一の実施例の半導体装置に

かかる回路図、第2図は本発明の第二の実施例の半導体装置にかかる回路図、第3図は本発明の第三の実施例の半導体装置にかかる回路図、第4図は本発明の第四の実施例の半導体装置にかかる回路図、第5図は本発明の第五の実施例の半導体装置にかかる回路図である。

第6図は従来の半導体装置の一例を示す回路構成図であり、第7図は従来の半導体装置の他の一例を示す回路構成図である。

- 1, 11, 22, 31, 40 . . . n MOS
トランジスタ
- 2, 10, 12, 21, 32, 41, 42 . . .
p MOS トランジスタ
- 3, 13, 23, 33, 43 . . . 入力端子
- 4, 14, 24, 34, 44 . . . 入力バッファ
- 5, 15, 25, 35, 45 . . . 内部回路
- 6, 16, 26, 36, 46 . . . モード切替え
端子
- 8, 18, 28 . . . 接地線

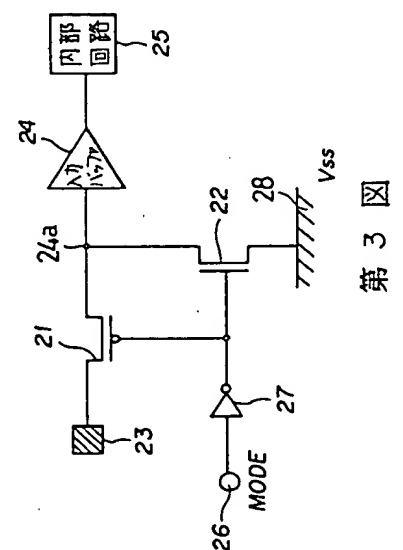
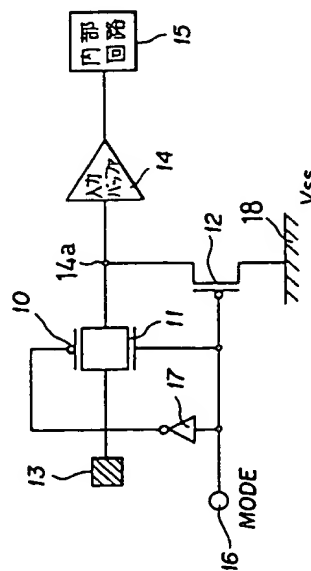
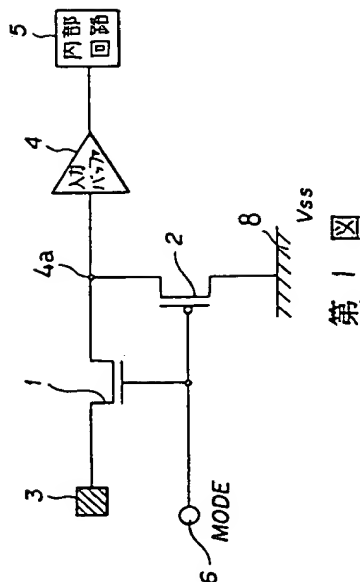
39, 49 . . . 電源線

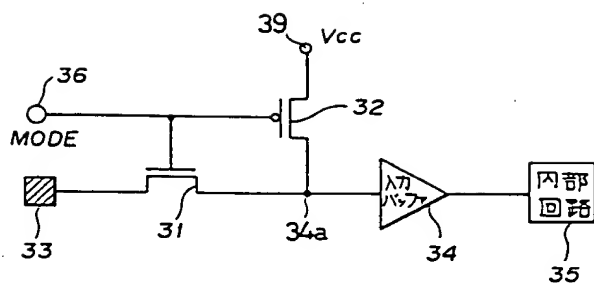
4a, 14a, 24a, 34a, 44a . . .
入力部

特許出願人 ソニー株式会社
代理人 弁理士 小池 晃
同 田村 栄一
同 佐藤 勝

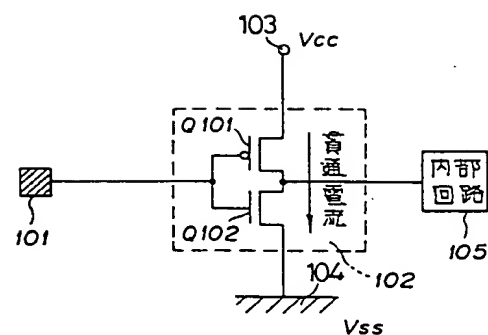
27

28

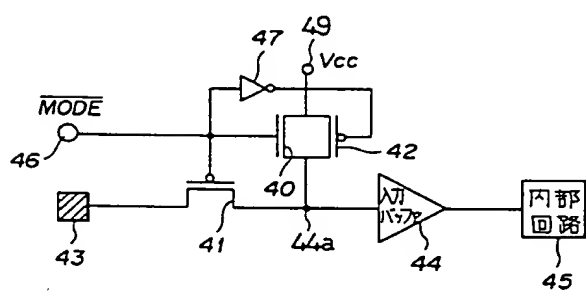




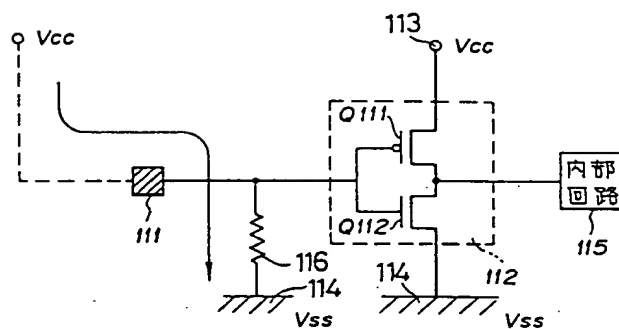
第 4 図



第 6 図



第 5 図



第 7 図